

静電チャック

(1990年～現在)

静電チャック(図1)はLSIの製造プロセスにおいて、真空中でSiウェハを試料台に固定する半導体製造装置の中核部品として使用される。セラミック静電チャックの実用化の検討は1980年代からおこなわれた。過酷なプロセス環境で繰り返し使用される静電チャックに対してセラミックの優れた耐熱性、耐摩耗性、化学的安定性が必要とされたからである。この結果、1990年代には、ドライエッチング装置、HDP-CVD装置^{注1)}、PVD装置^{注2)}などの試料台としてセラミック静電チャックが実用化された。その後、LSIの高集積化と半導体製造装置の技術革新に伴いセラミック静電チャックを必要とする装置の裾野が広がり、最近ではイオン注入装置、アッシング装置、ウェハ検査装置など真空中のプロセスを伴う多くの半導体製造装置においてセラミック静電チャックが採用されている。

1. 製品適用分野

半導体製造装置

2. 適用分野の背景

半導体製造装置において静電チャックに求められる最も重要な項目はプロセス中のSiウェハの温度のコントロールとパーティクル^{注3)}の防止である。プロセス中のSiウェハの温度はアプリケーションによって異なり、室温近傍を目標とするものから600°C近傍を目標とするアプリケーションまで様々である。ドライエッチングを例にとる。ドライエッチングにおいてはプロセス中に数千ワットのプラズマ熱が発生する。このプラズマ熱をSiウェハから冷媒に効率的かつ均一に逃がすことでSiウェハの温度を代表的な温度として80°C程度にコントロールする必要がある。エッチング品質がエッチング時の温度の影響を受けるためである。(図2参照)

かつてエッチング装置においては、Siウェハの外周

端を上から機械的に押し当てて試料台に固定する方法が採られてきた。しかし押し当てた部分だけが熱を良く伝えるためSiウェハの外周端が低温になってしまう問題があった。LSIの配線パターンの微細化によってSiウェハの温度をより精密にコントロールする必要が生じ、静電チャックの実用化が検討された。

静電チャックはSiウェハを裏面側から電気的に吸着固定することができる。そのため機械的な押し当てによる方法に比べ次のようなメリットがある。

- (1) Siウェハの裏面全面を吸着することで、Siウェハにかかるプラズマ熱を均一に冷媒に逃がすことができる。そのため、Siウェハの面内の温度をより均一にコントロールすることが可能になる。
- (2) Siウェハの裏面全面を吸着しプラズマ熱を奪うことができるため、冷却効率が増す。そのため、より熱量の高いプラズマの発生が可能となり、スループット^{注4)}を短縮することができる。
- (3) Siウェハの加工面(上面)に接触することなく裏

Key-words: 静電チャック, 半導体製造装置, クーロン力型, J-R力型

注1 LSIの回路配線間にSiO₂などの絶縁膜を埋め込む装置。高密度プラズマCVD装置(High Density Plasma - Chemical Vapor Deposition)。

注2 LSIの金属配線材料を成膜する装置(Physical Vapor Deposition)。

注3 回路断線を引き起こす微小な塵。半導体製造プロセス中に回路上に微小な塵が落ちると、回路断線などの不具合を発生し、歩留まりを低下させる原因となる。

注4 単位時間あたりの処理能力。



図1 静電チャック

セラミック静電チャックは耐熱性、耐摩耗性、化学的安定性に優れ、多くの半導体製造装置に使用されている。上段は、冷却用金属プレートとアセンブリした状態。

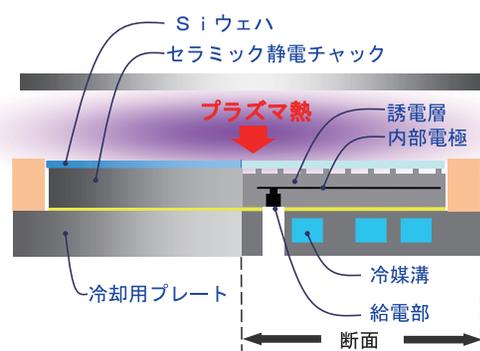


図2 セラミック静電チャックの使用方法

静電チャックは半導体製造装置の真空チャンバー内でSiウェハを固定するために使用される。プラズマによる発生熱は冷却用プレート内を流れる冷媒によって冷却され、Siウェハの温度が一定にコントロールされる。

注5 半導体デバイスの歩留まりを悪化させる金属性の汚染。

注6 ジオンセンサーベック力型の静電チャック。誘電層の体積抵抗率を $10^9 \sim 10^{12} \Omega \cdot \text{cm}$ とし、Si ウェハに微小電流を流すことによってSi ウェハを吸着するタイプの静電チャック。

面側から吸着固定することができる。このためSi ウェハの加工面に落下するパーティクルを防止することができ、半導体デバイスの歩留まりの向上が期待できる。

3. セラミック静電チャックの特徴と仕様

静電チャックは、Si ウェハとほぼ同じ外径の円盤状のセラミック部分と冷却用の円盤状金属プレート部分で構成されている。セラミックの内部にはSi ウェハ吸着用の内部電極が形成される。静電チャック上にSi ウェハを載せ、内部電極に電圧を印加することで、真空中でSi ウェハを電氣的に吸着固定できる。

セラミック静電チャックはSi ウェハの吸着方式によって大きく二種類に分類できる。

一つはセラミックの誘電層部の体積抵抗率が $1 \times 10^{16} \Omega \cdot \text{cm}$ 以上であるクーロン力型の静電チャックである。クーロン力型の静電チャックは一般的に純度の高いアルミナや窒化アルミなどのセラミックス素材を用いることが多く、金属コンタミネーション^{注5)}の心配が少ない。また、Si ウェハを吸着、離脱するのに要する時定数が短いためスループットを短くできる。一方、必要な吸着力を得るため誘電層に2.0kV～3.0kVの電圧印加が必要である。

もう一つはセラミックの誘電層部の体積抵抗率が $1 \times 10^9 \sim 10^{12} \Omega \cdot \text{cm}$ 程度である、J-R 力型の静電チャック

ク^{注6)}である。J-R 力型の静電チャックは体積抵抗率を下げるため、アルミナや窒化アルミなどのセラミックス素材に抵抗コントロール用の金属酸化物などの添加物を加える場合が多い。そのため金属コンタミネーションに注意を払う必要がある。また、Si ウェハを吸着、離脱するのに要する時定数が体積抵抗率に依存するため、設計時に適切な体積抵抗率を検討する必要がある。一方、必要な吸着力を得るため誘電層に印加する電圧は1.0kV以下で充分である。

4. 製法

アルミナを主成分としたJ-R 力型静電チャックの製造プロセスを図3に示す。J-R 力型の静電チャックでは素材の体積抵抗率を所望の値にするためアルミナ原料に酸化チタンなどを添加する。粉碎・混合しグリーンシートを得る。内部電極を印刷しグリーンシートを多数枚積層し成型後焼成する。給電部は金属電極をロー付けなどにより固定する。その後、冷却用の金属プレートとアセンブリし半導体用の精密洗浄を施し製品を得る。

5. 将来展望

半導体デバイス技術の進化に伴い静電チャックも進化が要求されている。例えば、従来のドライエッチング装置では問題とならなかったプラズマに対する耐食

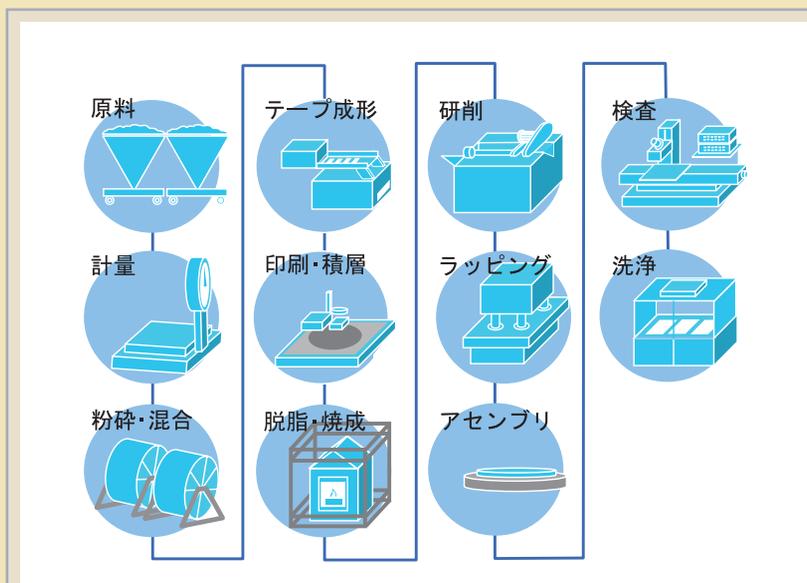


図3 セラミック静電チャックの製造プロセス

アルミナを主原料とし、粉碎・混合後、テープ成型しグリーンシートを製作する。グリーンシートに内部電極を印刷し積層後、脱脂・焼成により焼成体を得る。成型後、冷却プレートとアセンブリし、製品とする。

性は、最先端の装置においては腐食を受けるため使用できない。このため最近、プラズマに対する耐腐食性をより高めた静電チャック用のセラミックス素材が開発された(図4参照)。しかし、これらの素材も次世代の装置の要求レベルでは十分な耐性を持っているとは言えなくなるであろう。

またSi ウェハに付着するパーティクルに対する要求レベルもより少なくより小さく、ますます難易度が

高まっている。このため、パーティクルの発生を極限まで少なくする新しい表面加工技術や洗浄技術なども必要となるであろう。

[連絡先] 宮地 淳
TOTO(株) セラミック事業部セラミック開発部
精機デバイス開発グループ
〒253-8577 神奈川県茅ヶ崎市本村2-8-2

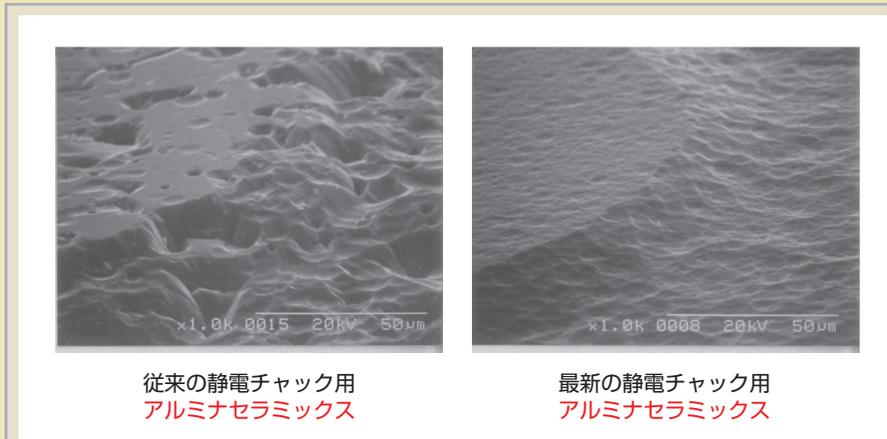


図4 静電チャック用セラミックスのプラズマによる腐食

従来のセラミックでは最先端のドライエッチング装置のプラズマによる腐食が著しい(左)。最新の素材は腐食を受け難い(右)。