

多層セラミック回路基板

(1990 ~ 95 年)

見学可能 (図1) :

愛知県 名古屋市
JFCC 展示室

<http://www.jfcc.or.jp/index.html>

Key-words : 回路基板, スーパーコンピュータ, セラミック基板, LTCC, 銅, 低誘電率, 低温焼成基板

注1 主に物質科学, 原子力, 気象, 環境, 航空宇宙などの先端科学分野における現象解明・予測・設計など複雑な数値計算を大容量・高速に計算・処理するためのコンピュータ。

多層セラミック回路基板は、1990年代初頭にピークを迎えた日米のコンピュータメカによるスーパーコンピュータ^{注1}の性能競争の末、配線基板の高速化要求に応じて生まれたものである。セラミックスがもつ材料特性（低熱膨張特性）と製造プロセス性（ビア形成, 多層化プロセス）が従来から使用されていた樹脂基板に比べ優れており、LSIの高密度実装化, 基板の大型・多層化を実現した高速セラミック回路基板が実用化された。この製品技術は、現在では、高周波機能部品, 基板, パッケージ等に形を変え、生きつづけている。

1. 製品適用分野

科学技術計算用スーパーコンピュータ, 大型汎用コンピュータ。

2. 適用分野の背景

1980年代から90年代初頭にかけて、日米のコンピュータメカは大型・スーパーコンピュータ(図1)の性能を競い合い、演算速度は著しく進展していった。

信号の高速化を図るためには、高速で信号を処理するLSIと信号を高速に伝える回路基板が必要である。論理・演算処理が単一LSI内で閉じている場合は、LSI自身の問題であるが、回路基板上の配線を伝わり、別のLSIで演算処理する場合は、この基板上経路の信号伝搬時間がシステムの高速化を阻む。そして、さらに別の基板に搭載されているLSIを経由する場合は基板間ケーブルで大きな遅延を生じる。

このため、当時、高速回路基板には次の条件が要求された。

(1) LSIの高密度実装化

基板上での信号伝搬時間の短縮のためにLSI搭載

ピッチ・配線長を短縮すること。

(2) 基板の多層・大型化

基板内配線を集積化し、同一基板内に搭載するLSI数の増加すること。

(3) 基材の低誘電率化

信号線周囲に低誘電率材を配置し、配線単位長さ当たりの信号伝搬時間を短縮すること。

さらに、LSI素子の高速・大集積化開発の結果、素子の発熱量が増大し、基板には良放熱性という条件も付加された。

3. セラミックの特徴

それまでの回路基板はポリイミド系樹脂のプリント基板が主流であった。上述した各回路基板の要求項目に対して、セラミックスの機能・製法が樹脂に比べ、より優れた特徴を多く有しているために、樹脂基板に代わりセラミック回路基板が産み出されていった。

(1) 高密度実装を達成するには、基板/LSI間で高い信頼性を有するインターコネクタを形成する必要がある。このため、基板の熱膨張は素子材であるシリコン(熱膨張係数: $3.6 \times 10^{-6}/^{\circ}\text{C}$)に近いことが要求される。樹脂の熱膨張は $10^{-5}/^{\circ}\text{C}$ レベルであるのに対して、セラミックスの熱膨張は $10^{-6}/^{\circ}\text{C}$ オーダーであり、高密度実装化に有利であった。

(2) 従来の樹脂基板の製法においては、絶縁樹脂層を積層した後に、ドリル加工することで貫通孔を得、その後、めっきプロセスで層間の導通を形成しており、基板層数がある一定以上になると、孔加工時にドリルが曲がり、孔位置精度が悪くなるという問題が生じていた。また、基板の設計基準がドリル孔間隔で決まるので、樹脂基板の製造プロセスは層数だけでなく、配線寸法をも決定し、先に述べた高密度実装化にも影響を及ぼしていた。

一方、セラミックスでは、絶縁層の任意部に層間

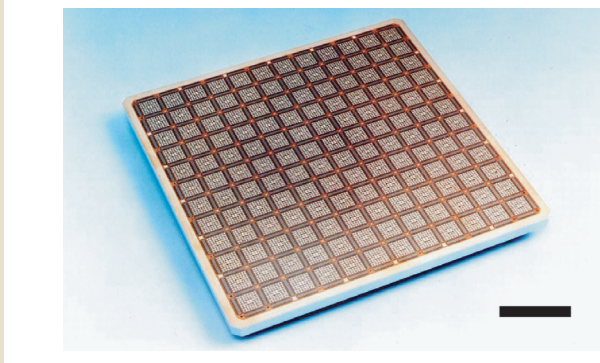


図1 多層セラミック回路基板の外観 (Bar=50 mm)

ガラスとアルミナを複合化したセラミックスを絶縁材料として用い、導体材料として銅が用いられた。1回路基板1CPUを形成するために、大型回路基板(245 mm角, 61層, 総配線長 1km/基板)に高密度実装が要求された(搭載LSI数 144個/基板)。

導通用ビア孔を各層に形成することができるとともに、ビア形成した各絶縁層を一括で積層・多層化処理するために、容易に超多層化に対応できた。

- (3) 信号の伝搬遅延時間 T_{pd} と基材の誘電率 ϵ とは以下のような関係がある。

$$T_{pd} = \sqrt{\epsilon}/C, \quad C: \text{光速}$$

高速伝搬を達成するためには基材の誘電率は小さいことが望ましい。一般的セラミックスの誘電率は5以上、樹脂は4以下である。この点においては、樹脂の潜在的な材料機能が上回っている。ただし、後述するように、トータルで伝送の高速化を図るためには、高密度実装の効果がより顕著に作用した。

さらに、より一層の機能向上に向けて、セラミック自身もアルミナ系からガラスセラミックス系へとその材料の特性改良もさらに行われていった。

4. 製法

図2に基本製造プロセスを示す。まず、第一工程では、原料のセラミック粉末と有機質のバインダを混ぜ合わせ、ミルク状のスラリーをつくる。このスラリーをドクターブレード法でテープ成形し、紙のように柔らかい焼成前のセラミック生シート（グリーンシート）を得る。次にグリーンシートに層間導通用のビアと配線パターンを、導体ペーストを用いてスクリーン印刷する。これらの印刷済グリーンシートを多数枚重ね合わせて、熱と圧力を加え積層する（グリーンシートに含まれている有機質バインダが積層時における層間接着の糊の役目を果たす）。さらに、有機質バインダを飛散させながら、導体金属とセラミックスとを一体で焼成することで、多層セラミック基板が得られる。

5. 製品性能・スペック (図3, 4)

適用された基板材料は、誘電率が樹脂に比べて高いアルミナ/ガラス複合体 (図5) であるために、基板配線の遅延時間は、樹脂系プリント基板 (70 ~ 75 ps/cm) に対して大きく、本セラミック回路基板は 83

~ 85 ps/cm であり、伝搬速度は遅くなった。ただし、LSI を樹脂基板の2倍以上の密度で実装することができたために、LSI 間配線長が短縮され、基板遅延はトータルで従来の1/2に低減できた。また、第一世代のセラミック回路基板であるアルミナ基板 (100 ps/cm) と比較すると、伝送速度が約20%向上されている。配線には低抵抗の銅 (直流抵抗: 100 mΩ/cm) を用いた結果、基板中に4000本もの配線 (配線長合計: 1 km)



図2 スーパーコンピュータの外観

スーパーコンピュータは科学技術計算、特に流体解析、構造解析、核融合、分子化学、画像処理、資源探査、気象予測、エネルギー解析、経済分析など幅広い分野のユーザの要求に対応し、利用形態がオープン化されている。

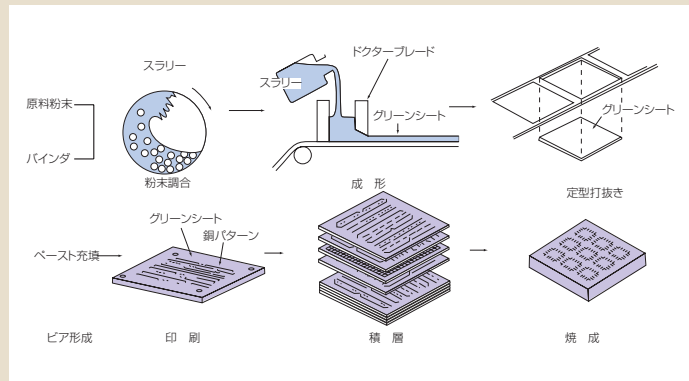


図3 多層セラミック回路基板の製造プロセス

セラミック粉末、有機バインダ、溶剤を混合したスラリーをテープ成形することで得られるグリーンシートにビア、配線パターンをスクリーン印刷法で厚膜導体を形成した後、熱圧着した積層体を高温で焼成して作製される。

外形寸法	245×245mm×13 (厚さ) mm	
層数	61 (内信号 36 層)	
LSI 搭載個数	最大 144 個	
基材	誘電率	5.7
	熱膨張係数	$4 \times 10^{-6}/^{\circ}\text{C}$
導体材	パターン幅	95 μm
	基板内パターン長	1 km

(注) 上記製品性能はアルミナとガラスの複合体からなる絶縁材と銅導体の組合せで製品化されたスーパーコンピュータ Fujitsu VP2000 用回路基板の仕様

を収容することを可能にした。

6. 現在・将来展望

実装回路基板は、実装する能動素子の性能変化によって、その形態を変えざるを得ない。本回路基板は当時最高性能であったバイポーラトランジスタ^{注2)}素子の性能を最大限に引き出すために生まれたものである。その後、トランジスタの主流は低消費電力のCMOS^{注3)}へと以降するとともにさらなるクロックの高速化やコンピュータの並列動作処理性能が向上し、本基板は、大型コンピュータ向け回路基板としては用いられていない。現在は、携帯電話やパソコンの各種電

子部品や基板・パッケージに形を変え、世の中に供給され続け、その基本技術は、現在にわたっても利用され続けられている。

文献

- 1) Y. Imanaka, "Multilayered Low Temperature Cofired Ceramics (LTCC) Technology", Springer-Verlag, New York, NY (2005).
- 2) 今中佳彦, 多層セラミック基板, マテリアルインテグレーション, Vol. 19, No. 3, 37-46 (2006).

[連絡先] 今中 佳彦
(株)富士通研究所
〒243-0197 厚木市森の里若宮 10-1

注2 少数のキャリアの流れを注入電流で制御する素子。動作に電子と正孔の両方が関与するために、バイポーラ(両極性)と呼ばれる。一般に、消費電力は大きいが高速性に優れている。

注3 Complementary Meta Oxide Semiconductorの略。同一チップ内にP,N両チャネルMOSを形成し、お互いの動作を補い合うように接続・構成されているIC。一方が通電時には他方は非通電のため電流が流れないので消費電力を小さくできる。

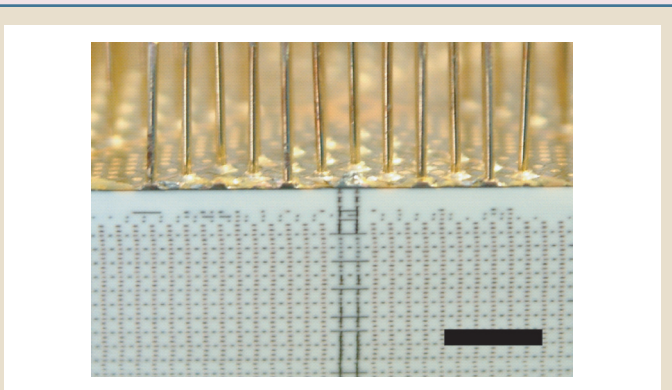


図4 多層セラミック回路基板の断面 (Bar=5 μ m)

1層200 μ m厚の絶縁層に形成された配線パターン80 μ m、ビア径50 μ mの配線が三次元的に接続されている。従来の樹脂プリント基板に比べて約5倍の実装密度(24 LSI/100 cm²)を実現することができた。



図5 アルミナ/ガラス複合体の微構造 (Bar=5 μ m)

ガラスが持つ高温流動特性・誘電特性・熱膨張特性を利用することで、低温焼成、低誘電率、低熱膨張を同時に満足したセラミックスが開発された。誘電率をアルミナの約半分に抑えることが出来、信号伝達を約20%高速化した。