

積層チップインダクタ

(1980年～現在)

インダクタ（コイル）（**図1**）は、フェライト、セラミックなどのコアに巻かれた導線に電流を流すことにより発生する電磁気的作用を利用したインピーダンス素子である。この原理のためにコンデンサ、抵抗など他の受動部品に比べ構造が複雑となり、SMD化は比較的遅れていた。

積層チップインダクタは、ワイヤの巻線を一切用いず、フェライトと導体材料をマイクロンオーダーで積層するという積層集積技術を駆使して、超小型 SMD を実現した。機械的巻き線が一切なく、積層パターンのファイン化が行えば、小型化が可能であるという大きな利点があり、小型、軽量化に向いている。

1980年代初め、ポータブルラジオ、ヘッドフォンステレオから採用が始まり、現在でも携帯電話などでも広く採用されている。

1. 製品適用範囲

携帯電話の高周波回路、チューナ、カーオーディオなど。

2. 適応分野の背景

1970年代後半にワイシャツのポケットに入るポータブルラジオが発売された。産業用、軍用電子機器でしか用いられていなかった表面実装という部品実装技術が、このポータブルラジオの発売を契機に、一般民生電子機器でも広く使われるようになった。表面実装技術^{注1}とは、表面実装部品（SMD：Surface Mounted Device）^{注2}を用いた実装技術で、プリント基板上に作られたランドと呼ばれる導体パターンに、電子部品を直接載せてはんだ付けする。スルーホールが必要としないことから、部品実装密度が大幅に増大し、基板の

小型化、電子機器の小型化が大幅に進んだ。

受動部品では、コンデンサ、抵抗から SMD 対応が進められた。しかし、インダクタは、フェライトなどのコアに巻かれた導体に電流を流すことにより発生する電磁気的作用を利用するというその原理のために他の受動部品に比べ構造が複雑になるので、SMD 対応は比較的遅れていた。

1980年にインダクタの SMD 対応の一つの手段として、積層工法を用いたインダクタ（積層チップインダクタ）が開発された。それ以降、現在でも多くの電子機器で使用されている。

3. 製品の特長と仕様

積層チップインダクタには、その使用用途により2種類に分類できる（**表1**）。



図1 積層チップインダクタ
(代表例：MLG0402) 目盛は1mm

1980年にインダクタの SMD 対応の一つの手段として、積層工法を用いたインダクタ（積層チップインダクタ）が開発された。開発当時は 3216 形状（3.2 × 1.6mm）であったが、現在は 0402 形状（0.4 × 0.2mm）まで量産されている。

表1 積層チップインダクタの種類

| 品名 | 積層フェライトコイル | 積層セラミックコイル |
|------|-------------------------|---------------------------|
| 外観 | | |
| 使用材料 | High Q 磁性体 フェライト材 | Low Loss 誘電体 セラミック材 |
| 内部導体 | Ag | Ag |
| 主な用途 | 電子機器全般 | 携帯電話など |

積層チップインダクタは、使用材料により2種類に分類される。磁性体フェライト材を用い数 MHz から百 MHz の周波数帯域で使用される積層フェライトコイルと、誘電体セラミック材を用い数百 MHz 以上で使用される積層セラミックコイルである。

見学可能：

TDK 歴史館

秋田県にかほ市

<http://www.tdk.co.jp/museum/index.htm>

Key-words：インダクタ、コイル、積層

注1 電子部品を、ペースト状のはんだを塗布したプリント基板に自動装着機で装着する。その後、はんだの融点以上に加熱することで、電子部品をプリント基板に接着する。

注2 表面実装技術を適応できる部品である。

注3 信号線路が、別の線路の信号や漏れ磁束を拾ってしまうこと、漏話と訳される。

注4 抵抗、コンデンサ、インダクタなどの受動部品の値は、1, 2, 3といった整数ではなく、1から10までを等比級数で分割した標準数で行うように国際的に（日本ではJIS C 5063）決められている。その値がE系列と呼ばれる。E24系列とは1から10を24で割った系列であり、非常に細かい系列である。一般的にはE3からE6, E12, E24系列までが頻用される。

一つは、磁性体フェライト材を用いた「積層フェライトコイル」である。数MHzから百MHzで使用される。チョークコイル用途、マッチング回路、フィルタ回路、コンデンサと組み合わせて共振回路などに用いられる。磁気シールド構造により高密度実装が可能で、 Q も高く、機器の小型・軽量化に最適なインダクタである。形状としては、1005形状(1.0×0.5mm)、1608形状(1.6×0.8mm)、2012形状(2.0×1.25mm)がある。

積層フェライトコイルの長所としては、磁気シールド構造であること、直流抵抗RDCが低いことがあげられる。また、電極が磁性体フェライトの内部に封じ込められているので、磁気シールド型(閉磁路構造)となっている。したがって、部品どうしのクロストーク^{注3)}が少なく、高密度実装に最も適した構造となっている。

もうひとつは、携帯電話の高周波回路部に用いられる「積層セラミックコイル(高周波コイル)」である。数百MHz帯域と非常に高い周波数帯域で用いられる。これほど高い周波数では、コア材としてフェライト磁性体材料を使用できず、高周波特性に優れた誘電体セラミック材料を用いる。誘電体セラミック材の中に3次元的に内部導体を構成することで、極小チップ形状の積層チップインダクタを実現している。携帯電話

の小型・軽量化とともに、チップ形状の小型化は急速に進んでおり、既に0402形状(0.4×0.2mm)という極小形状品のマスプロ化が行われている。0402形状積層チップインダクタの写真を図1に占めす。しかし、需要の主流は、まだ0603形状であり、同形状でインダクタンス値は1～100nHまでE24系列^{注4)}で取りそろえており、鉛フリーはんだにも対応している。

積層フェライトコイルと積層セラミックコイルの電気的特性の違い、製品ラインナップを、それぞれ図2、表2に示す。

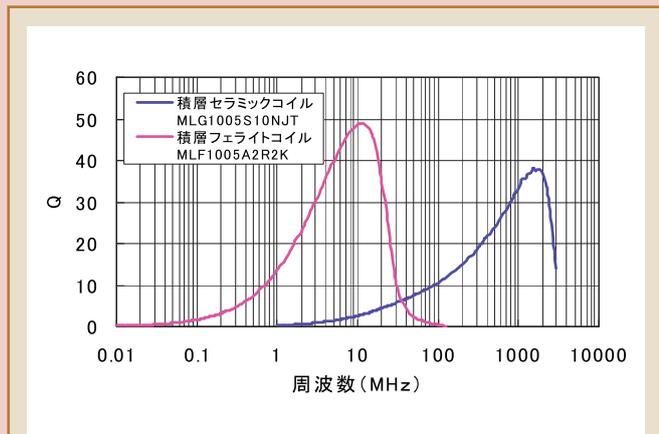


図2 電気的特性
(Q - 周波数特性)

積層フェライトコイルと積層セラミックコイルを、 Q -周波数特性で比較した。 Q (Quality factor) は、コイルの品質を示すもので、値が大きいほど損失が少ない。コンデンサの品質を示す $\tan \delta$ とは、 $Q=1/\tan \delta$ という関係である。

表2 積層チップインダクタのラインナップ

○積層フェライトコイルラインナップ

| 形状 | 寸法 | インダクタンス(μ H) | 公差 |
|------|----------------------------|-------------------|---------------------|
| 1005 | 1.0x0.5x0.5mm | 0.1~2.2 | $\pm 10\%$ |
| 1608 | 1.6x0.8x0.8mm | 0.047~33 | $\pm 5\%, \pm 10\%$ |
| 2012 | 2.0x1.25x0.85 or 1.25mm | 0.047~100 | $\pm 5\%, \pm 10\%$ |

○積層セラミックコイルラインナップ

| 形状 | 寸法 | インダクタンス(nH) | 公差 |
|------|---------------|-------------|---|
| 0402 | 0.4x0.2x0.2mm | 1.0~12 | $\pm 0.2\text{nH}, \pm 0.3\text{nH}, \pm 5\%$ |
| 0603 | 0.6x0.3x0.3mm | 0.3~100 | $\pm 0.2\text{nH}, \pm 0.3\text{nH}, \pm 5\%$ |
| 1005 | 1.0x0.5x0.5mm | 0.6~390 | $\pm 0.2\text{nH}, \pm 0.3\text{nH}, \pm 5\%$ |
| 1608 | 1.6x0.8x0.8mm | 1.0~270 | $\pm 0.3\text{nH}, \pm 0.5\text{nH}, \pm 5\%$ |

積層フェライトコイルと積層セラミックコイルのそれぞれのラインナップを示す。携帯電話に使用される積層セラミックコイルは、小型形状化が急速に進んでいる。

4. 製法

積層チップインダクタの製造プロセスを、図3に示す。積層チップコンデンサの製造プロセスに似ているが、大きく異なるのが、ビアホール加工である。

積層チップインダクタの場合、内部電極を3次元的に螺旋状に構成する必要がある。そこで、シートにビアホールを開けて、上下方向の導通を確保する。ビアホール形成は、レーザー照射による方法が主流である。

内部電極材質は、銀 Ag を用いるのが一般的である。Ag は導電率が高いので、銅損を低く抑えることができ、 Q を高めることができる。

Ag の融点は 962°C である。したがって、内部電極として Ag を用いるためには、焼成温度を 900°C 以下にする必要があり、その温度で焼成できるフェライト材、セラミック材が開発された。

の電流対応チョークコイルの用途が多くなってきている。電流対応のために、フェライト材料の開発、耐電流対応の積層構造の提案などが行われ、今後ともこの用途で継続して使用されると考えている。

積層セラミックコイルについて考えてみる。積層セラミックコイルを多く使用してきた携帯電話用高周波モジュールでは、LTCC 基板を使用することにより、モジュール基板内に小さなインダクタンスを取り入れることは出来ている。今後ともインダクタの基板内蔵化の方向は進むと考えられる。しかし、基板に内蔵できない比較的大きなインダクタンスのコイルや、大きな Q 特性、狭公差対応が必要な箇所では、今後とも積層セラミックコイルが使用される。今後とも、高性能、狭公差対応の開発が進められると予想している。

5. 将来展望

積層フェライトコイルは、DC-DC コンバータ用途

[連絡先] 望月 宣典
TDK(株) 回路デバイス B.Grp.
〒018-0402 秋田県にかほ市平沢字立沢 200

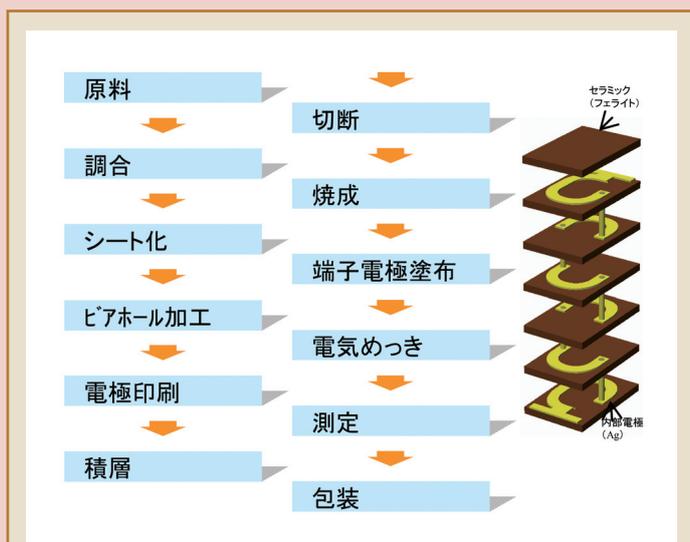


図3 製造プロセス

積層チップインダクタの場合、内部電極を3次元的に螺旋状に構成する必要があるため、シートにビアホールを開けて、上下方向の導通を確保する。ビアホール形成は、レーザー照射による方法が主流である。